

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

## Video game apparatus with external memory devices.

Patent Number:  EP0685246, B1

Publication date: 1995-12-06

Inventor(s): YUTAKA TEIJI C O INTELLECTUAL (JP); HIRANO TETSUYA C O INTELLECTUAL (JP); KUNIGITA HISAYUKI C O INTELLEC (JP); NODA SHINJI C O INTELLECTUAL P (JP); OKAMOTO SHINICHI C O INTELLECT (JP)

Applicant(s):: SONY CORP (JP)

Requested Patent:  JP7323158

Application Number: EP19950303709 19950531

Priority Number (s): JP19940142454 19940601

IPC Classification: A63F9/22

EC Classification: A63F13/10, G06F19/00B

Equivalents: AU2042095, AU698045, CA2150626, CN1115684, DE69509297D, DE69509297T,  
 US5791994

### Abstract

In a video reproducing apparatus such as a video game, operating devices and recording devices are connected with a simple structure to record game information while operating the game, and a plurality of small capacity of external secondary memory means can be used as a large capacity of external secondary memory means. The main body of the video game machine is connected to a plurality of the operating devices with a serial interface so that serial data is communicated bidirectionally in accordance with a predetermined communication procedure while at the same time connecting recording devices to the serial interface respectively corresponding to a plurality of operating devices to allow the main body of the game machine to write predetermined data into and read it from recording devices in accordance with a communication procedure. Moreover, the communication controller connected to the main bus to which the central processing unit of the main body of the machine is connected and a plurality of card connectors namely card slots where memory cards connected to the main bus via the communication controller are attached to or detached from freely are provided, and each card slot is independently controlled by the central processing unit via the communication controller to control the writing and/or reading of data extending over the plurality of external secondary memory means. 

Data supplied from the esp@cenet database - I2

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-323158

(43)公開日 平成7年(1995)12月12日

(51)Int.CL<sup>6</sup>  
A 63 F 9/22

識別記号 城内整理番号  
F

P I

技術表示箇所

審査請求 未請求 請求項の数5 FD (全8頁)

(21)出願番号 特願平6-142454  
(22)出願日 平成6年(1994)6月1日

(71)出願人 000002185  
ソニー株式会社  
京都府京都市北区北山川6丁目7番35号  
(72)発明者 平野 哲也  
東京都港区赤坂8丁目1番22号株式会社ソ  
ニーコンピュータエンタテインメント内  
(74)代理人 弁理士 田辺 恵基

(54)【発明の名称】 ビデオゲーム機

(57)【要約】

【目的】本発明は、ビデオゲーム機において、簡単な構成でゲーム機本体と操作装置及び記録装置を接続してゲーム操作しながら同時に記録する。

【構成】ゲーム機本体と複数の操作装置とをシリアルインターフェースで接続して、所定の通信手順によつてシリアルデータを双方方向に通信すると共に、複数の操作装置にそれぞれ対応するシリアルインターフェースに記録装置を接続し、通信手順によつてゲーム機本体が所定のデータを記録装置に書き込み及び又は読み出すようにした。

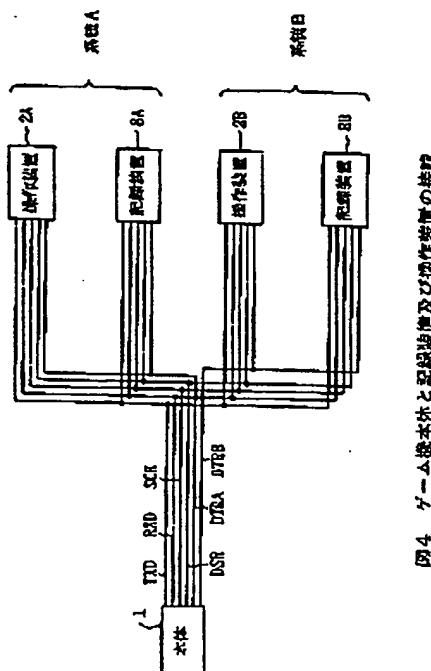


図4 ブーム機本体と記録装置及び操作装置の接続

## 【特許請求の範囲】

【請求項1】ビデオ記録媒体の再生機能を有し、中央処理装置が配されたゲーム機本体に接続された複数の操作装置の操作によってゲームを進行するビデオゲーム機において、上記操作装置にも中央処理装置を配し、上記ゲーム機本体と上記複数の操作装置とをシリアルインターフェースで接続して、所定の通信手順によつてシリアルデータを上記ゲーム機本体及び上記複数の操作装置間で双方に向通信すると共に、上記複数の操作装置にそれぞれ対応する上記シリアルインターフェースに、中央処理装置及びメモリを有する記録装置を接続し、上記通信手順によつて上記ゲーム機本体が所定のデータを上記記録装置に書き込み及び又は読み出すようにしたことを特徴とするビデオゲーム機。

【請求項2】上記通信手順によつて、上記ゲーム機本体から上記複数の操作装置を各別に制御するようにしたことを特徴とする請求項1に記載のビデオゲーム機。

【請求項3】上記通信手順は、上記複数の操作装置及び当該複数の操作装置に対応する上記複数の記録装置毎に系統化して系統選択信号を割り当てると共に、上記操作装置及び上記記録装置にそれぞれ認識コードを割り当て、上記ゲーム機本体から送られてくる上記系統選択信号によつて選択された上記系統の上記操作装置及び上記記録装置のうち、上記認識コードに対応する上記操作装置又は上記記録装置のみ、上記ゲーム機本体と通信するようにしたことを特徴とする請求項1に記載のビデオゲーム機。

【請求項4】上記通信手順は、上記ゲーム機本体と接続される上記操作装置及び上記記録装置の通信データ長を可変長とするようにしたことを特徴とする請求項3に記載のビデオゲーム機。

【請求項5】上記通信手順は、画面の書き換えタイミング毎に上記ゲーム機本体と通信する上記複数の操作装置又は上記複数の記録装置を選択し、上記複数の操作装置からのデータ受信を途切れなく、シリアル通信するようにしたことを特徴とする請求項3に記載のビデオゲーム機。

## 【発明の詳細な説明】

## 【0001】

【目次】以下の順序で本発明を説明する。

## 産業上の利用分野

## 従来の技術

## 発明が解決しようとする課題

## 課題を解決するための手段(図4)

## 作用(図4)

## 実施例

## (1) ビデオゲーム機の全体構成(図1～図3)

## (2) 実施例のビデオゲーム機(図4～図8)

## (3) 他の実施例

## 発明の効果

## 【0002】

【産業上の利用分野】本発明はビデオゲーム機に関し、例えばCD-ROMに格納されたゲーム内容を画面表示しながら操作装置で操作してゲームを進行するものに適用し得る。

## 【0003】

【従来の技術】従来、ビデオゲーム機として、例えばCD-ROM等のビデオ記録媒体に格納されたゲーム内容を、テレビジョン受信機上に画面表示しながら、操作装置で操作してゲームを進行するものがある。このビデオゲーム機におけるゲーム機本体及び操作装置間は、通常シリアルインターフェースで接続され、ゲーム機本体からクロックが操作装置に送られると、そのクロックに同期して単純に操作装置から、ユーザの操作に応じたキースイッチ情報を送る単純な通信手順が用いられている。

## 【0004】

【発明が解決しようとする課題】ところでかかるビデオゲーム機においては、ゲーム内容が複雑になりゲーム終了までに長時間をするゲームの場合、ゲーム進行中の状態を途中で記録装置に記録するようになされたものがある。この場合操作装置が接続されるシリアルインターフェースに、記録装置等を接続することが考えられるが、単純な通信手順で操作装置のキースイッチ情報を取り込むようになされているので実用上不可能であり、ゲームをしながら同時に記録装置へデータを書き込んだり、読み出したりすることはできなかつた。

【0005】またゲーム機本体と記録装置とを、記録装置に使われるメモリの信号線で直接接続する構成が考えられるが、このようにすると記録装置の接続信号線の本数が多くなり、接続部分が複雑な構成になつてしまふ問題があつた。またこれに加えてその接続方法のため、ゲーム機本体の電源を入れたままで、記録装置を抜き差しがることが不可能であつた。

【0006】本発明は以上の点を考慮してなされたもので、簡易な構成でゲーム機本体と操作装置及び記録装置を接続し、ゲーム操作しながら必要に応じて同時にゲームデータを記録し得るビデオゲーム機を提案しようとするものである。

## 【0007】

【課題を解決するための手段】かかる課題を解決するため本発明においては、ビデオ記録媒体の再生機能を有し、中央処理装置が配されたゲーム機本体(1)に接続された複数の操作装置(2A、2B)の操作によつてゲームを進行するビデオゲーム機において、操作装置(2A、2B)にも中央処理装置を配し、ゲーム機本体(1)と複数の操作装置(2A、2B)とをシリアルインターフェースで接続して、所定の通信手順によつてシリアルデータをゲーム機本体(1)及び複数の操作装置

(2A、2B)間で双方向に通信すると共に、複数の操作装置(2A、2B)にそれぞれ対応するシリアルインターフェースに、中央処理装置及びメモリを有する記録装置(8A、8B)を接続し、通信手順によつてゲーム機本体(1)が所定のデータを記録装置(8A、8B)に書き込み及び又は読み出すようにした。

## 【0008】

【作用】ゲーム機本体(1)と複数の操作装置(2A、2B)とをシリアルインターフェースで接続して、所定の通信手順によつてシリアルデータを双方方向に通信すると共に、複数の操作装置(2A、2B)にそれぞれ対応するシリアルインターフェースに複数の記録装置(8A、8B)を接続し、通信手順によつてゲーム機本体(1)が所定のデータを記録装置(8A、8B)に書き込み及び又は読み出すようにしたことにより、簡易な構成でゲーム機本体(1)と操作装置(2A、2B)及び記録装置(8A、8B)を接続し、ゲーム操作しながら必要に応じて同時にゲームデータを記録し得る。

## 【0009】

【実施例】以下図面について本発明の一実施例を詳述する。

## 【0010】(1)ビデオゲーム機の全体構成

図1及び図2においては全体としてビデオゲーム機の外観構成を示し、ゲーム機本体1に対して操作装置2がコネクタ3を通じて接続されている。ゲーム機本体1には、CD-ROMを再生するCD-ROMドライブが内蔵されており、上面に当該CD-ROMドライブの蓋4と、この蓋4を開閉する開閉スイッチ5A、電源5B、リセット5C等が配置されている。

【0011】ゲーム機本体1には2つの操作装置2が、それぞれコネクタ3を通じて接続できるようになされており、このためゲーム機本体1の前面部に、コネクタ3用の接続部6A及び6Bがそれぞれ配置されている。またこのゲーム機本体1の場合、接続部6A及び6Bに隣接して接続部7A及び7Bが配置されており、当該接続部7A及び7Bに記録装置8を接続することにより、操作装置2毎のゲームデータを随時記録し得るようになされている。

【0012】ここでこのゲーム機本体1は、図3に示すように構成されており、24ビット幅のアドレスと32ビット幅のデータであるシステムバス10に対してCPU11、DRAM12、MDEC13、GPU(Grafic Processing Unit)14等がそれぞれ接続されている。またCPU11には、GTE(Geometric Transfer Engine)15がDMA接続されている。

【0013】このうちMDEC13は動画再生用のプロセッサであり、CD-ROMから読み出した動画像を展開する。またGTE15は、グラフィック専用プロセッサであり、並列処理を行なう複数の演算部より構成され、MDEC13で展開された画像データについて座標

変換やレンダリング等を並列処理で実行する。

【0014】GPU14はGTE15と同様にグラフィック専用プロセッサであり、GTE15で座標変換演算されたデータを元に、シェーディング、テクスチャーマッピング、ラスター処理等実際の描画を担当する。この結果得られる画像データは、VRAM16を介してVDAを含む伸張装置17に送出される。伸張装置17は画像データの伸張を行なうと共にデジタルアナログ変換し、この結果得られる画像信号がRGB信号として出力されると共に、NTSCエンコーダ18に入力され、NTSC方式のビデオ信号として出力される。

【0015】またシステムバス10の一端に接続されたペリフェラル19からは、24ビット幅のアドレス及び16ビット幅のデータであるI/Oバス20が形成されている。このI/Oバス20には、ポートプログラムが格納されたROM21、拡張I/Oインターフェース22が接続されている。さらにこのI/Oバス20には、CDドライブ23がCD-DSP24、CD-ROMデコーダ25を通じて接続されている。

【0016】CD-ROMデコーダ25には、SRAM26、メカコントローラ27が接続されており、デコードした画像データをI/Oバス20に送出すると共に、音声データをSPU(Sound Processing Unit)28に送出する。SPU28は音声処理を担当するプロセッサであり、接続されたDRAM29を用いてCD-ROMデコーダ25でデコードされた音声データを復号化し、この結果得られる音声データをDAC30でデジタルアナログ変換しオーディオ出力として送出する。またオーディオ入力について所定の音声処理を行ないI/Oバス20に送出する。

【0017】またこのゲーム機本体1の場合、ペリフェラル19に接続されたシリアルI/Oインターフェース31に、操作装置2及び記録装置8が接続されている。これにより操作装置2より入力されるゲーム操作がゲーム機本体1に取り込まれ、また操作装置2毎のゲーム進行途中の内容であるゲームデータが、必要に応じて記録装置8に記録される。

## 【0018】(2)実施例のビデオゲーム機

ここでこの実施例の場合、図3について上述したようにゲーム機本体1のシリアルI/Oインターフェース31に、操作装置2及び記録装置8が複数接続され、所定の通信手順で双方向にデータを伝送し得るようになされている。実際にゲーム機本体1と、操作装置2A、2B及び記録装置8A、8Bとは、図4に示すように接続されている。この実施例の場合ゲーム機本体1には、2系統A、Bの操作装置2A、2B及び記録装置8A、8Bが接続される。

【0019】ゲーム機本体1と操作装置2及び記録装置8との間は、ゲーム機本体1からそれぞれ操作装置2及び記録装置8に対してデータを送るデータ伝送用の信号

根TxDと、操作装置2及び記録装置8からゲーム機本体1に対してデータを送るデータ伝送用の信号線RXDと、各データ伝送用の信号線RXD、TXDからデータを抜き出すシリアル同期クロック用の信号線SCKと、2系統A、Bを選択して通信の確立及び中断を行なうための制御線DTRと、大型のデータ転送を行なうためのフロー制御用の制御線DSRとで接続される。

【0020】このうちデータ伝送用の信号線TXD、RXDとフロー制御用の制御線DSRとは、ゲーム機本体1からそれぞれの操作装置2A、2B及び記録装置8A、8Bへ並列に接続される。また制御線DTRは2系統A、Bが接続されるため、ゲーム機本体1から系統Aの操作装置2A及び記録装置8Aに制御線DTRAが接続され、系統Bの操作装置2B及び記録装置8Bに制御線DTRBが接続される。

【0021】操作装置2は図5に示すように、ゲーム機本体1とのシリアル通信を行なうシリアルI/Oインターフェース(SIO)、スイッチ情報を入力するパラレルI/Oインターフェース(PIO)を含み、CPU、RAM及びROMでなる1チップマイコンと、操作入力用の複数のスイッチSWとから構成される。この1チップマイコンが通信手順を制御する。

【0022】記録装置8は図6に示すように、ゲーム機本体1とのシリアル通信を行なうシリアルI/Oインターフェース(SIO)、実際にデータを記憶しておくメモリMEM(例えばフラッシュメモリでなる)とのデータの入出力を行なうパラレルI/Oインターフェース(PIO)を含み、CPU、RAM及びROMでなる1チップマイコンと、メモリMEMとから構成される。記録装置8においても、この1チップマイコンが通信手順を制御する。

【0023】ここでゲーム機本体1と操作装置2A、2B及び記録装置8A、8Bとの通信手順を図7に示す。実際上図7(A)は、ゲーム機本体1が系統Aの操作装置2Aと通信して、例えばゲームの操作データを取り込む手順を示す。この場合ゲーム機本体1はまず制御線DTRAに選択データを出力する。この結果系統Aの操作装置2A及び記録装置8Aは、制御線DTRAによって選択されたことを確認し、それぞれ続くTXD受信待状態になる。

【0024】このとき系統Bの操作装置2B及び記録装置8Bは、制御線DTRBが変化しないため、データ伝送用の信号線TXDを通じて送られてくるデータに応答しない状態を維持する。続いてゲーム機本体1は、データ伝送用の信号線TXDに1バイトで操作装置を示す認識コードを送出する。これにより系統Aの操作装置2A及び記録装置8Aが、信号線TXDよりこの識別コードを受け取る。

【0025】この結果操作装置2Aは、認識コードが操作装置を示すことにより、これ以降ゲーム機本体1との

通信を開始する。一方記録装置8Aは、認識コードが操作装置を示すことにより、続いてデータ伝送用の信号線TXDを通じて送られてくるデータに応答しない状態となる。

【0026】これによりゲーム機本体1側からは、操作装置2Aの制御用データ等がデータ伝送用の信号線TXDを通じて操作装置2Aに送信される。逆に操作装置2Aからは、ゲーム操作データ等がデータ伝送用の信号線RXDを通じて、ゲーム機本体1に送信される。このようしてゲーム機本体1と操作装置2Aとの間で、シリアルデータ通信が行われる。このゲーム機本体1と操作装置2Aとの通信は、ゲーム機本体1が制御線DTRAを通じて選択中止データを出力することにより終了する。

【0027】また図7(B)は、ゲーム機本体1が系統Bの記録装置8Bと通信して、例えばゲームの経過データ等を記録装置8Bに記録する手順を示す。この場合ゲーム機本体1はまず制御線DTRBに選択データを出力する。この結果系統Bの操作装置2B及び記録装置8Bは、制御線DTRBによって選択されたことを確認し、それぞれ続くTXD受信待状態になる。

【0028】このとき系統Aの操作装置2A及び記録装置8Aは、制御線DTRAが変化しないため、データ伝送用の信号線TXDを通じて送られてくるデータに応答しない状態を維持する。続いてゲーム機本体1は、データ伝送用の信号線TXDに1バイトで記録装置を示す認識コードを送出する。これにより系統Bの操作装置2B及び記録装置8Bが、信号線TXDよりこの識別コードを受け取る。

【0029】この結果記録装置2Bは、認識コードが記録装置を示すことにより、これ以降ゲーム機本体1との通信を開始する。一方操作装置2Bは、認識コードが記録装置を示すことにより、続いてデータ伝送用の信号線TXDを通じて送られてくるデータに応答しない状態となる。

【0030】これによりゲーム機本体1側からは、記録装置8Bにゲームの経過データ等がデータ伝送用の信号線TXDを通じて記録装置8Bに送信され、これにより記録装置8BのメモリMEMに経過データが記録される。逆に記録装置8Bからは、例えば記録の確認データ等がデータ伝送用の信号線RXDを通じて、ゲーム機本体1に送信される。

【0031】このようにしてゲーム機本体1と記録装置8Bとの間で、シリアルデータ通信が行われる。このゲーム機本体1と記録装置8Bとの通信も、ゲーム機本体1が制御線DTRBを通じて選択中止データを出力することにより終了する。このようにシリアルインターフェースを用いた通信手順を実行することにより、少ない信号本数かつ簡易な信号接続で、ゲーム機本体1と、2系統の操作装置2A、2B及び記録装置8A、8Bとの間

で、シリアルデータ通信し得るようになされている。

【0032】ここでこの実施例のビデオゲーム機の場合、ゲーム機本体1と2系統の操作装置2A、2B及び記録装置8A、8Bとの間のシリアルデータ通信は、図8に示すように、例えば画面書き換えタイミングに応じて制御される。通常ゲーム機本体1は、画面書き換えのタイミング(図中では、垂直同期信号V<sub>sync</sub>が画面書き換えのタイミングを示す)に続くタイミングA0及びB0で、系統Aの操作装置2A、系統Bの操作装置2Bとの通信を行ないそれぞれゲーム操作等のスイッチ情報を得る。

【0033】ここでもし系統Aの記録装置8Aへのデータの書き込み又は読み出しが必要な場合、続くタイミングCで系統Aの記録装置8Aとの通信を行なう。同時に系統Bの記録装置8Bへのデータの書き込み又は読み出しが必要な場合、続けて通信を行なうと、次の画面書き換えタイミングを越えてしまう。従つてこの場合、次の画面書き換えのタイミングに続くタイミングA1及びB1で、系統A及び系統Bの操作装置2A及び2Bとの通信が終わつた後の、タイミングDで系統Bの記録装置8Bとの通信を行なう。

【0034】このようにシリアル通信のタイミングを制御することにより、必ずタイミングを守らなければならぬゲーム機本体1と操作装置2A、2B間の通信を優先させ、かつゲーム途中の経過データの記録等大容量のデータ通信も行なえるようになされている。かくして画面の書き換えタイミング毎に、操作装置2A、2Bからゲーム機本体1にデータ入力を行なうと共に、この間隔毎に通信できる記録装置8A又は8Bを選択するようにしたことにより、操作装置2A、2Bからの操作データの受信を途切れさせることなく、効果的にシリアル通信を実行できる。

【0035】以上の構成によれば、ゲーム機本体1と操作装置2A、2Bとをシリアルインターフェースで接続して、所定の通信手順によつてシリアルデータを双方方向に通信すると共に、操作装置2A、2Bにそれぞれ対応するシリアルインターフェースに記録装置8A、8Bを接続し、通信手順によつてゲーム機本体1が所定のデータを記録装置8A、8Bに書き込み及び又は読み出すようにしたことにより、簡易な構成でゲーム機本体1と操作装置2A、2B及び記録装置8A、8Bを接続してゲーム操作しながら同時に記録し得るビデオゲーム機を実現できる。

【0036】さらに上述の構成によれば、操作装置2A、2Bとゲーム機本体1とを接続するシリアルインターフェースに、記録装置8A、8Bを接続するようにしたことにより、少ない信号線による単純な接続で記録装置を接続することができる。また接続信号線が少なく、記録装置8A、8Bに使われるメモリMEMの信号線と独立しているため、ゲーム機本体1の電源を入れたままで、必要に応じて記録装置8A、8Bを抜き差しすることができ、ユーザの使い勝手を向上し得る。

【0037】さらにまた上述の構成によれば、同時に接続される各操作装置2A、2B及び記録装置8A、8Bとゲーム機本体1の通信データ長を可変長とすることにより、通信データ長が長い記録装置8A、8Bや、短い操作装置2A、2Bもそれぞれが必要な時間だけ、シリアルインターフェースを占有して効率良く通信に利用できる。

#### 10 【0038】(3)他の実施例

上述の実施例においては、ゲーム機本体に操作装置を2つ接続し、当該操作装置に応じて記録装置を2つ接続するようにした場合について述べたが、操作装置は2つに限らず、3つ以上接続し得るようにもしても良く、さらにそれぞれの操作装置に応じて記録装置を接続するようにしても良い。

【0039】また上述の実施例においては、通信手順として系統毎の選択用の制御線を設けた場合について述べたが、これに代え、制御線を用いず複数の操作装置や記録装置にそれぞれ固有の認識コードを伝送データとして付加し、対応する操作装置又は記録装置のみが、ゲーム機本体と通信するようにしても、上述の実施例と同様の効果を実現できる。

#### 20 【0040】

【発明の効果】上述のように本発明によれば、ゲーム機本体と複数の操作装置とをシリアルインターフェースで接続して、所定の通信手順によつてシリアルデータを双方方向に通信すると共に、複数の操作装置にそれぞれ対応するシリアルインターフェースに記録装置を接続し、通信手順によつてゲーム機本体が所定のデータを記録装置に書き込み及び又は読み出すようにしたことにより、簡易な構成でゲーム機本体と操作装置及び記録装置を接続してゲーム操作しながら同時に記録し得るビデオゲーム機を実現できる。

#### 30 【図面の簡単な説明】

【図1】本発明によるビデオゲーム機の外観を示す平面図である。

【図2】本発明によるビデオゲーム機の外観を示す側面図及び正面図である。

【図3】ビデオゲーム機のゲーム機本体の構成を示すプロツク図である。

【図4】ゲーム機本体と記録装置及び操作装置との接続を示すプロツク図である。

【図5】操作装置の構成を示すプロツク図である。

【図6】記録装置の構成を示すプロツク図である。

【図7】ゲーム機本体と記録装置及び操作装置との通信手順の説明に供するタイミングチャートである。

【図8】画面書き換えと通信タイミングの説明に供するタイミングチャートである。

50 【符号の説明】

9

10

1……ゲーム機本体、2、2A、2B……操作装置、\* \* 8、8A、8B……記録装置。

【図1】

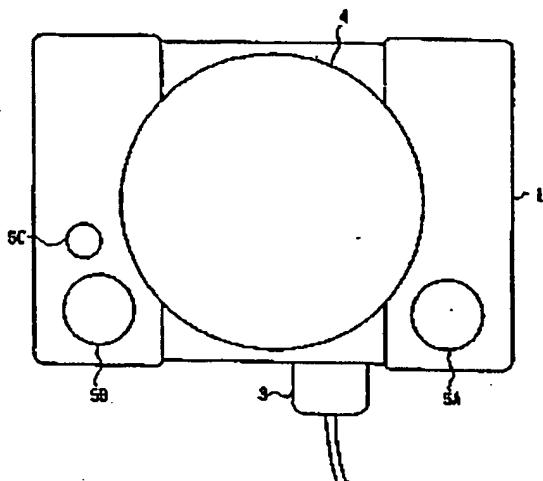
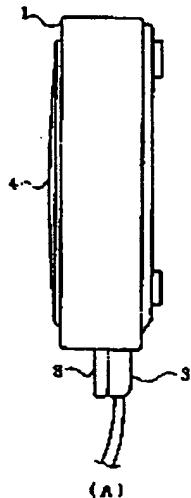
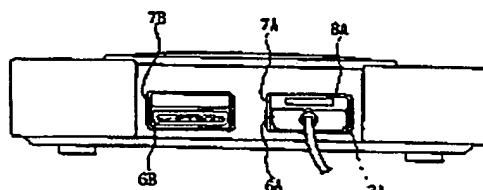
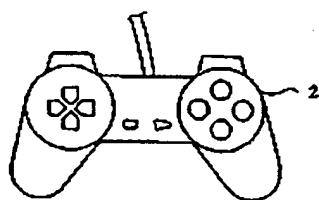


図1 ビデオゲーム機の外観(1)

【図2】



(A)



(B)

図2 ビデオゲーム機の外観(2)

【図4】

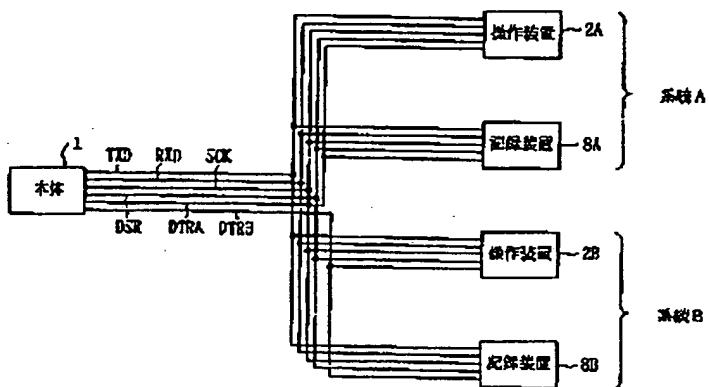


図4 ゲーム機本体と記録装置及び操作装置の接続

〔图3〕

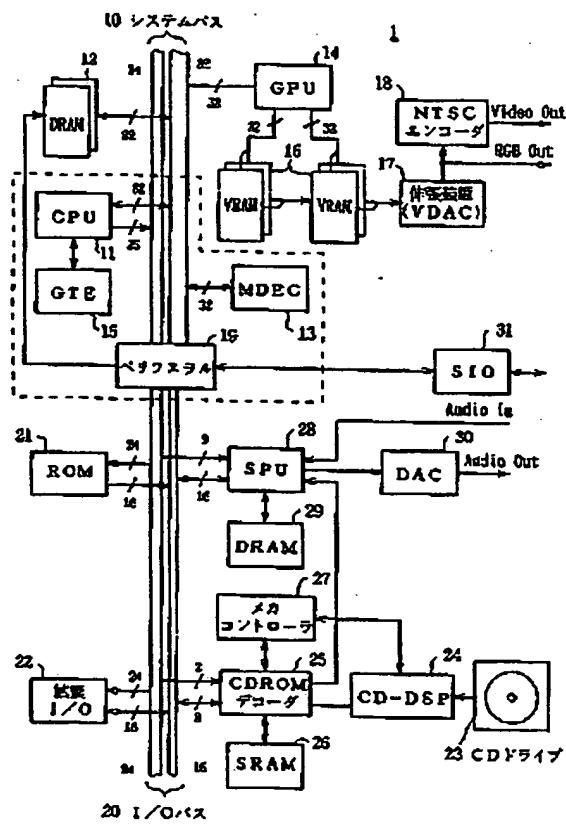
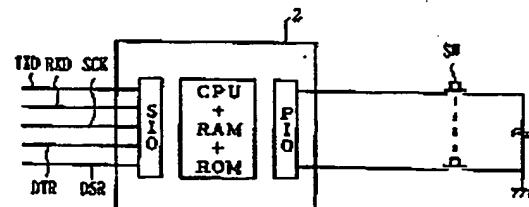


図3 ゲーム機本体の構成

[図5]



四 5 操作裝置

(图7)

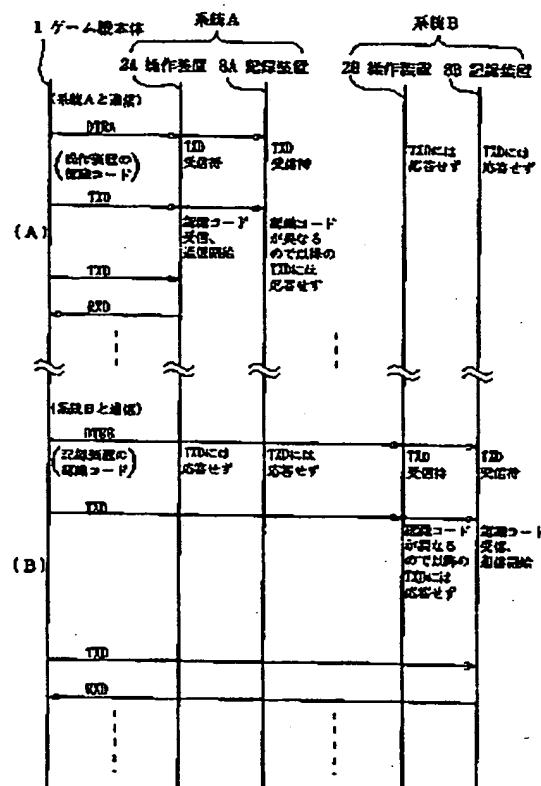
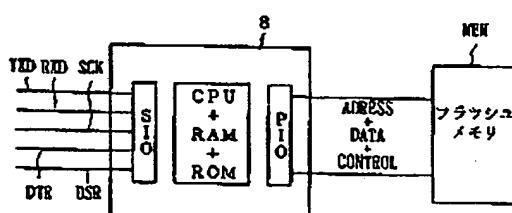


図7 ゲーム機本体と記録装置及び操作装置の通信手順

[图6]



## 図6 記録装置

【図8】

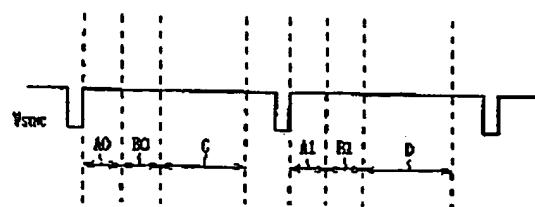


図8 屏面書き換えと通信タイミング